

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-087907

(43)Date of publication of application : 12.04.1991

(51)Int.Cl.

G05F 3/16

(21)Application number : 01-226094

(71)Applicant : NEC CORP

(22)Date of filing : 30.08.1989

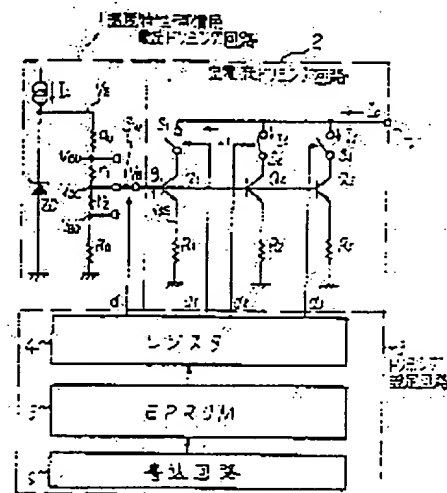
(72)Inventor : SUGAWARA MITSUTOSHI

(54) REFERENCE CURRENT SOURCE CIRCUIT CONTAINING LSI

(57)Abstract:

PURPOSE: To obtain an output constant current having high accuracy and high temperature characteristic by setting a constant current having no temperature coefficient or a corrected constant current with trimming by means of an element contained in an LSI and furthermore trimming the variance of a time constant against the current absolute value or the built-in capacity.

CONSTITUTION: A temperature characteristic compensating voltage trimming circuit 1 applies a constant current I_1 to a constant voltage diode ZD, divides the constant voltage VZ into VSU, VBC and VBD with the voltage dividing resistances RU, r1, r2 and RD respectively, and selects one of these divided voltages via a VB selection switch SW to supply it to a common base B of npn transistors TR Q1 - Q3. The resistance voltage (VB - VBE) obtained by subtracting the base-emitter voltage VBE from the reference voltage VB is applied to the emitter resistances R1 - R3 respectively. Then the current $I_1 - I_3$ obtained by dividing those emitter resistances by each resistance value are outputted from the collectors of the TR Q1 - Q3 respectively. Thus an output constant current I_0 which is selectively synthesized with grant of duplication via the current switches S1 - S3 is obtained through an output terminal T0. In such a constitution, an output current having high accuracy is obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-87907

⑬ Int.Cl.³

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)4月12日

G 05 F 3/16

8938-5H

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 LSI内蔵基準電流源回路

⑯ 特 願 平1-226094

⑰ 出 願 平1(1989)8月30日

⑱ 発 明 者 菅 原 光 俊 東京都港区芝5丁目33番1号 日本電気株式会社内
 ⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号
 ⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

LSI内蔵基準電流源回路

2. 特許請求の範囲

(1) 内部定電圧の分圧値をトリミングし基準電圧を出力する温度特性補償用電圧トリミング回路と、共通制御端に前記分圧値を入力しエミッタ(ソース)に電流設定抵抗を有する複数のトランジスタと該トランジスタのコレクタ(ドレイン)に一端が接続し他端が共通出力端子に出力電流を供給する複数の電流スイッチと、トリミング設定信号を出力して前記基準電圧のトリミングと前記電流スイッチのトリミング設定を行う一回書き込みメモリ手段を有するトリミング設定回路とを含むことを特徴とするLSI内蔵基準電流源回路。

(2) 所定の基準電圧を出力するバンドギャップ型基準電圧源を有する温度特性補償用電圧トリミ

ング回路と、一端に前記基準電圧を入力して他端に帰還電圧を帰還する演算増幅器と該演算増幅器の出力信号を制御端に入力しエミッタ(ソース)がトリミング可能な電流設定抵抗に接続して前記帰還電圧を発生しコレクタ(ドレイン)が出力端子に出力定電流を供給する定電流トリミング回路と、トリミング設定信号を出力して前記基準電圧のトリミングと前記電流スイッチのトリミング設定を行う一回書き込みメモリ手段を有するトリミング設定回路とを含むことを特徴とするLSI内蔵基準電流源回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はLSI内蔵基準電流源回路に関する。

〔従来の技術〕

最近のLSIに要求される特性の高精度に伴い、LSIに内蔵する基準電流源回路の温度特性及び特性値の製品バラツキがますます問題となっている。

従来、LSIの内部に基準電流源回路を内蔵する場合に、ツェナーダイオードやバンドギャップ・リファレンスという比較的安定な基準電圧源を作り、これを抵抗で割った基準電流を用いる方法が用いられている。

この抵抗をLSIに内蔵する場合は絶対精度のバラツキと温度係数により、基準電流の安定度は良くない。

高精度な定電流を得るためには、インターナショナル・コンファレンス・オン・コンシューマエレクトロニクス (INTERNATIONAL CONFERENCE ON CONSUMER ELECTRONICS)、ダイジェスト・オブ・テクニカルペーパーズ (DIGEST OF TECHNICAL PAPERS)、1989年、151頁では高精度で高安定な外付の基準抵抗を付加して用いる。

例えば基準抵抗の絶対精度を $\pm 20\%$ 、温度係数を $2000 \text{ PPM}/^\circ\text{C}$ とし、使用温度範囲を $(-25 \sim +25 \sim +125)^\circ\text{C}$ とすると、抵抗値の誤差は最大で $-30 \sim +40\%$ となる。また、

トリミング設定を行う一回書込メモリ手段を有するトリミング設定回路とを含んで構成されている。

また、本発明のLSI内蔵基準電流源回路は、所定の基準電圧を出力するバンドギャップ型基準電圧源を有する温度特性補償用電圧トリミング回路と、一端に前記基準電圧を入力して他端に帰還電圧を帰還する演算増幅器と該演算増幅器の出力信号を制御端に入力しエミッタ (ソース) がトリミング可能な電流設定抵抗に接続して前記帰還電圧を発生しコレクタ (ドレイン) が出力端子に出力定電流を供給する定電流トリミング回路と、トリミング設定信号を出力して前記基準電圧のトリミングと前記電流スイッチのトリミング設定を行う一回書込メモリ手段を有するトリミング設定回路とを含んで構成されている。

〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の第1の実施例の回路図である。基準電流源回路は、定電圧 V_{ref} に比例した基準

このような大きな誤差のある定電流源を用いてコンデンサ充電回路を構成すると、その時定数も $-30 \sim +40\%$ 程度である。

〔発明が解決しようとする課題〕

上述した従来のLSI内蔵基準電流源回路は、良好な温度特性を得るには高安定度でかつ高精度の基準抵抗外付けを要するという欠点があった。

本発明の目的は、外付けの高性能の基準抵抗を要せずに安定度のよいLSI内蔵基準電流源回路を提供することにある。

〔課題を解決するための手段〕

本発明のLSI内蔵基準電流源回路は、内部定電圧の分圧値をトリミングし基準電圧を出力する温度特性補償用電圧トリミング回路と、共通制御端に前記分圧値を入力しエミッタ (ソース) に電流設定抵抗を有する複数のトランジスタと該トランジスタのコレクタ (ドレイン) に一端が接続し他端が共通出力端子に出力電流を供給する複数の電流スイッチと、トリミング設定信号を出力して前記基準電圧のトリミングと前記電流スイッチの

電圧 V_{ref} を選択する V_{ref} セレクトスイッチ S_{ref} を有する温度特性補償用電圧トリミング回路1と、共通ベースBが基準電圧 V_{ref} を入力しそれぞれのエミッタが電流設定抵抗 $R_1 \sim R_n$ に接続しそれぞれのコレクタが電流スイッチ $S_1 \sim S_n$ を介して共通の出力端子Tに接続されたトランジスタ $Q_1 \sim Q_n$ を有する定電流トリミング回路2と、書込回路6によりLSI製造工程でトリミング情報を設定したEPROM5とその出力信号により V_{ref} セレクトスイッチ S_{ref} に駆動信号 d を、また電流スイッチ $S_1 \sim S_n$ に駆動信号 $d_1 \sim d_n$ を供給するレジスタ4とを有するトリミング設定回路3とで構成されている。

ここで上・下の分圧高抵抗 R_{up} 、 R_{down} に伸し中間の低抵抗 r_1 、 r_2 を約10%の値にする。

従って上・下の分圧電圧 V_{up} 、 V_{down} は中央分圧電圧 V_{oc} に対しそれぞれ $+10\%$ 、 -10% に設定されている。

また各エミッタの電流設定抵抗 R_i 及び R_j は抵抗 R_i に対しそれぞれ10倍及び5倍に設定して

いる。

従ってトランジスタ Q_1 、 Q_2 のコレクタ電流 I_1 、及び I_2 は電流 I_1 に対しそれぞれ $0.1 I_1$ 、及び $0.2 I_1$ となる。

次に回路の動作を説明する。

温度特性補償用電圧トリミング回路1は、定電流 I_1 を定電圧ダイオードZDに印加し、定電圧 V_2 を分圧抵抗 R_0 、 r_1 、 r_2 、 R_D でそれぞれ V_{B0} 、 V_{B1} 、 V_{B2} に分圧し、 V_2 セレクトスイッチ S_w でそのうちの一つを選択してNPNトランジスタ $Q_1 \sim Q_3$ の共通ベースBに供給する。

この基準電圧 V_2 からベース・エミッタ電圧 V_{BE} を引いた抵抗電圧 $(V_2 - V_{BE})$ が各エミッタ抵抗 $R_1 \sim R_3$ に印加され、各々の抵抗値で割った電流 $I_1 \sim I_3$ がトランジスタ $Q_1 \sim Q_3$ の各コレクタより出力され、電流スイッチ $S_1 \sim S_3$ を用いて重複を許して選択的に合成された出力定電流 I_0 が出力端子T₀から得られる。

ここで、温度特性補償用電圧トリミング回路1の定電圧ダイオードZDの電圧 V_2 の温度特性が

また逆に第(2)式から V_2 の値を変化させることにより、出力電流 I_0 に多少の正または負の温度特性を与えられることも分る。

逆に基準電圧 V_2 を少し変化させることにより、各抵抗やベース・エミッタ電圧 V_{BE} の1次の温度特性のバラツキをトリミングすることができる。

以上述べたように、 V_2 セレクトスイッチ S_w を予め中央電圧 V_{B0} で出力定電流 I_0 の温度特性が0になるように設計しておき、製造工程で実測して得られた出力電流 I_0 の温度特性により、例えば+の温度係数の場合は大きい方の電圧 V_{B0} を選択するようにトリミング設定回路3のEPROM 5にトリミング情報を書込んでレジスタ4からトリミング信号dを出力する。

さてトランジスタ電流 I_1 について上述したように出力電流 I_0 として温度特性のない定電流源が得られたが、さらにこの電流源の定電流値の設定には、基準電圧 V_2 や電流設定抵抗 R_1 のバラツキ ΔR によるトリミングが必要である。

そこで、 R_1 と同じ温度特性をもつ R_2 、 R_3 を

0の場合は、分圧された基準電圧 V_2 は温度特性をもたず、 V_2 セレクトスイッチ S_w の位置選択により基準電圧 V_{B0} が V_{B0} 、 V_{B1} 、 V_{B2} に変化するだけである。

定電流トリミング回路2の例えばトランジスタ Q_1 のコレクタ電流 I_1 は、一般に第(1)式で表わされる。

$$I_1 = (V_2 - V_{BE}) / R_1 \quad \dots\dots (1)$$

これを温度Tで対数微分すると第(2)式が得られる。

$$\frac{1}{I_1} \cdot \frac{\partial I_1}{\partial T} = \frac{-1}{(V_2 - V_{BE})} \cdot \frac{\partial V_{BE}}{\partial T} - \frac{1}{R_1} \cdot \frac{\partial R_1}{\partial T} \quad \dots\dots (2)$$

ここで $\frac{\partial V_{BE}}{\partial T}$ を $-2 \text{ mV}/^\circ\text{C}$ 、 $\frac{1}{R_1} \cdot \frac{\partial R_1}{\partial T}$ を $(+2000 \text{ ppm})/^\circ\text{C}$ とすれば、 $(V_2 - V_{BE})$ が1Vのときに $\frac{-1}{(V_2 - V_{BE})} \cdot \frac{\partial V_{BE}}{\partial T}$ は $(+2000 \text{ ppm})/^\circ\text{C}$ となるので第(2)式から $\frac{1}{I_1} \cdot \frac{\partial I_1}{\partial T}$ は0となる。

用いてトランジスタ Q_2 、 Q_3 にトランジスタ電流 I_2 、 I_3 を得ると、それら電流もコレクタ電流 I_1 と同じ温度特性を持っている。

また同一製造工程なのでトランジスタの電流 I_1 、 I_2 と I_3 の相対比は比較的正確にとり易い。

ここで、トランジスタ電流 $I_1 \sim I_3$ を前述の通り設定しておくと出力定電流 I_0 として I_1 、 $1.1 I_1$ 、 $1.2 I_1$ 、 $1.3 I_1$ が電流スイッチ $S_1 \sim S_3$ の組合せで得られるので、あらかじめ I_0 を所定の出力電流値 I_0 よりやや小さく作っておくことによって、上記のいずれかを選択することで $\pm 0.05 I_0$ の幅をトリミングすることができる。

この電流スイッチ $S_1 \sim S_3$ の組合せの設定は、製造工程中に基準電流源回路のトリミング設定するために、まず V_2 セレクトスイッチ S_w で中央分圧電圧 V_{B0} と電流スイッチ S_1 のみを仮に選んで出力定電流 I_0 の1次の温度係数を求めておき、次に温度係数を打消して補償するように V_2 セレクトスイッチ S_w を駆動するトリミング信号dが出せるように、また定電流値のトリミングをする

電流スイッチの組合せのトリミング信号 $d_1 \sim d_n$ を出せるようにワンタイムのEPROM 5に書き込設定する。

この場合、メモリとしては^ヒフェーズROMでもよい。

また、トリミングを微細に行うために抵抗・トランジスタ、スイッチの数を増加してもよい。

トランジスタはMOS型でもよい。

第2図は本発明の第2の実施例の回路図である。

定電圧回路としてはバンドギャップ・リファレンス形の回路を用いており、トランジスタ Q_{11} をダイオード Q_{11} の10倍の接合サイズとし、ダイオード電流 I_{11} とトランジスタ電流 I_{12} は第(3)式、第(4)式に得られる

$$I_{11} = I_s \cdot \exp(q V_{D11} / k T) \quad \dots\dots (3)$$

$$I_{12} = 10 I_{11} \cdot \exp(q V_{BE12} / k T) \quad \dots\dots (4)$$

ここで I_{11} と I_{12} を等しくすると、ダイオード電圧 V_{D11} とトランジスタ電圧 V_{BE12} の間には第(5)式の関係が得られる。

$$(V_{D11} - V_{BE12}) = \frac{k T}{q} \cdot \ln 10 \quad \dots\dots (5)$$

コンデンサCはこの定電流 I_{12} によって短絡スイッチS₁がオフになった時から充電を開始し、その両端の電圧 V_c は t を時間とすると第(6)式となる。

$$V_c = \frac{1}{C} \cdot \frac{V_{D11}}{R_{11}} \cdot t \quad \dots\dots (6)$$

この電圧がコンパレータ A_1 で基準電圧 V_{ref} と比較されるのでコンデンサ電圧 V_c が比較電圧 V_{ref} に等しくなった時に^{コンパレータ}~~コンパレータ~~ A_1 の出力信号 S_1 が反転する。

すなわち、ディレイ回路7のディレイ時間 t は~~ディレイ時間 t は~~第(7)式に示される。

$$t = V_{ref} \cdot C \cdot \frac{R_{11}}{V_{D11}} \quad \dots\dots (7)$$

ここで、前述のように基準電圧 V_{ref} は所望の温度係数にすることができるので、これと R_{11} の温度特性を等しくすることによりトランジスタ Q_{11} の電流 V_{D11}/R_{11} の温度係数を補償することができる。

さらに V_{ref} として温度係数のもたない比較電圧

すなわちこの電圧差は T に比例した正の温度係数をもつ電圧がエミッタ抵抗 R_{11} の両端に得られ、これを R_{12}/R_{11} 倍し、増幅トランジスタ Q_{12} の負の温度係数をもつベース・エミッタ電圧 V_{BE} の温度係数と加算することにより、トランジスタ Q_{11} のコレクタ電圧 V_{D11} の温度係数を零または所望の任意の値にすることができる。

温度特性補償用電圧トリミング回路1₁の抵抗 R_{11} に並列に抵抗 R_{12} 、 R_{11} を選択的につなぐことにより、電流を変えて設定してにより温度特性のトリミング補正が可能である。

なおダイオード D_{11} 、 D_{12} は電流を印加することにより破壊的に短絡することのできる一種の^{ヒューズ}~~ヒューズ~~ ROMである。

トランジスタ Q_{11} のコレクタがこの定電圧回路の出力電圧 V_{D11} であるが、この電圧とトランジスタ Q_{12} のエミッタ電圧 V_{BE12} が等しくなるようにオペアンプ A_1 にて帰還をかけている。

従ってこの電圧 V_{D11} を抵抗 R_{11} で割った電流 I_{11} がトランジスタ Q_{11} を流れる。

V_{D11} の電圧源を用い、通常LSI内部のコンデンサの温度係数は小さいのでコンデンサCの温度係数を無視すれば、ディレイ時間 t は温度によらず一定とすることができる。

もちろん比較電圧 V_{ref} やコンデンサCの温度係数を厳密に補正するように電圧 V_{ref} の温度特性を決めてやることもできる。

この場合にディレイ時間 t のバラツキ Δt は主として $C \cdot R_{11}$ のバラツキで決まるのでコンデンサCのバラツキ ΔC に応じて抵抗 R_{11} の値をトリミングしてCR積を所定値に設定することでディレイ時間 t のバラツキ Δt をなくすることができる。

電流抵抗 $R_{11} \sim R_{12}$ 、ダイオード $D_{11} \sim D_{12}$ がこのためのトリミング回路である。

本実施例においては、温度係数を補正した電流源の値を内蔵コンデンサCのバラツキ ΔC を補正するように設定する点が第1の実施例と異っている。

この例はディレイ回路7のほかに、ワンショットマルチプライヤや発振器、あるいはフィルタ等

の時定数を決める回路に応用でき、温度特性もなかつバラツキも少ない時定数を作ることができる。

本発明は第1図及び第2図に限定されることなく、両者を適宜組合わせたものや、各種基準電圧回路やメモリ手段、あるいは電流の合成手段を採用することができる。

〔発明の効果〕

以上のべたように本発明によれば、LSI内部の素子を用いトリミングして温度係数のないもしくは補正した定電流を設定し、その電流の絶対値または内蔵容量との時定数のバラツキもトリミングして精度と温度特性のよい出力定電流を有する基準電流源回路が得られる。

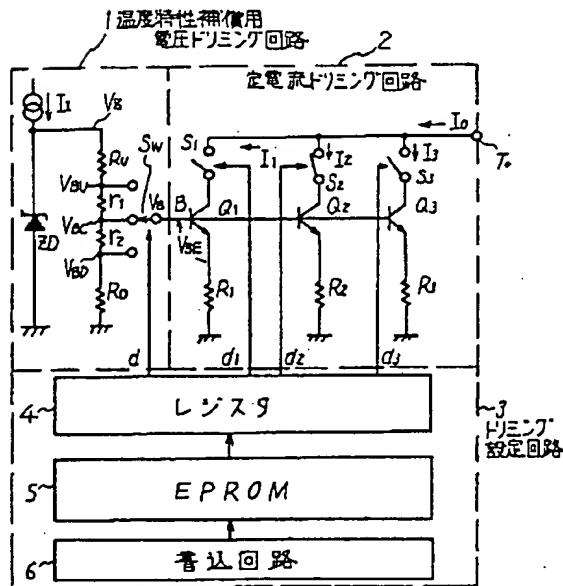
これはLSIに外付の高性能の抵抗部付なしに高精度電流出力や時定数を作ることができることを意味し、従来は高精度を得るために外付していた端子が他の機能に使用でき、集積度を向上させることも可能になるとともに、高精度の外付抵抗が不要になるという工業上大きな効果をもつ。

4. 図面の簡単な説明

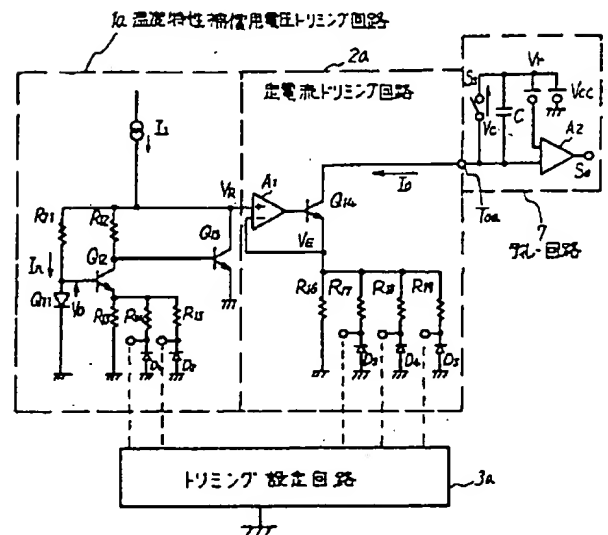
第1図は本発明の第1の実施例の回路図、第2図は本発明の第2の実施例の回路図である。

1, 1, ……温度特性補償用電圧トリミング回路、2, 2, ……定電流トリミング回路、3, 3, ……トリミング設定回路、4 ……レジスタ、5 ……EPROM、6 ……書込回路、7 ……ディレー回路、 $d, d_1 \sim d_n$ ……トリミング設定信号、 $I, I_1 \sim I_n$ ……定電流、 I_o ……出力定電流、 $Q_1 \sim Q_n$ ……トランジスタ、 $R_1 \sim R_n$ ……電流設定抵抗、 R_v, R_o ……分圧抵抗、 $S_1 \sim S_n$ ……電流スイッチ、 S_w …… V_s ……セレクトスイッチ、 T_1, T_2 ……出力端子、 V_s, V_o ……基準電圧、 V_i ……定電圧。

代理人 弁理士 内 原 晋



第 1 図



第 2 図